

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2002353837 A**(43) Date of publication of application: **06.12.02**

(51) Int. Cl.

H04B 1/26(21) Application number: **2001162893**(71) Applicant: **KENWOOD CORP**(22) Date of filing: **30.05.01**(72) Inventor: **YAMAKAWA JUN****(54) RECEIVER**

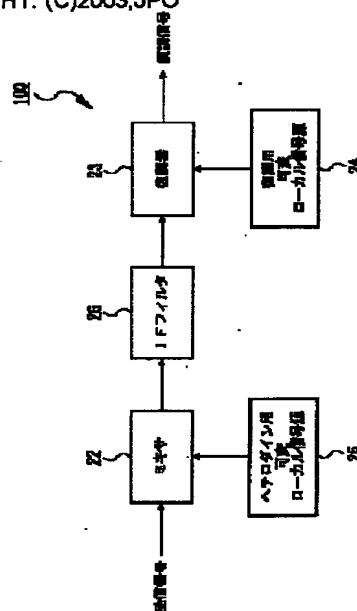
demodulator 23.

(57) Abstract:

COPYRIGHT: (C)2003,JPO

PROBLEM TO BE SOLVED: To provide a receiver that can reduce a lockup time so as to realize high-speed channel switching without the need for remarkable addition to the circuit and for complicated control, reduce a component mount area so as to reduce the power consumption and cost thereby extending the operating time in the case of operation by an internal battery.

SOLUTION: The receiver 100 uses a mixer 22 to mix the received signal with a heterodyne variable local signal, to down-convert the mixed signal to generate an IF signal, an IF filter 26 eliminates an unnecessary frequency component from the IF signal, a demodulator 23 demodulates the IF signal on the basis of a demodulated variable local signal to generate a demodulation signal and outputs it externally. A demodulation variable local signal source 24 and a heterodyne variable local signal source 25 in the receiver 100 tune a comparison frequency F_v to a reference frequency F_r , respectively generate the demodulation variable local signal and the heterodyne variable local signal and feedback them to the



* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The 1st source of a local signal which supplies the 1st local signal for a down convert in case the down convert of the input signal is carried out at the signal of an intermediate frequency when receiving two or more receiving channels, In the receiving set equipped with the 2nd source of a local signal which supplies the 2nd local signal in case it restores to the signal of the intermediate frequency by which the down convert was carried out said 1st source of a local signal A division ratio setting means to set up division ratio data according to said receiving channel, The 1st good variations periphery means which generates the 1st comparison frequency signal according to said set-up division ratio data, The 1st phase-comparison means which compares the phase of said input signal and said 1st comparison frequency signal, and generates the 1st phase control signal, The 1st oscillation frequency control means which generates the 1st control signal which controls the oscillation frequency of said 1st local signal based on said 1st phase control signal, It has the 1st oscillation means which outputs the 1st local signal on the oscillation frequency according to said receiving channel based on said 1st control signal. Said 2nd source of a local signal The 2nd good variations periphery means which generates the 2nd comparison frequency signal according to said set-up division ratio data, The 2nd phase-comparison means which compares the phase of said input signal and said 2nd comparison frequency signal, and generates the 2nd phase control signal, The 2nd oscillation frequency control means which generates the 2nd control signal which controls the oscillation frequency of said 2nd local signal based on said 2nd phase control signal, The receiving set characterized by having the 2nd oscillation means which outputs the 2nd local signal on the oscillation frequency according to said receiving channel based on said 2nd armature-voltage control signal.

[Claim 2] Said division ratio setting means is a receiving set according to claim 1 characterized by supplying different division ratio data for two or more adjoining receiving channel of every to said 1st good variations periphery means.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the receiving set which contained the PLL circuit.

[0002]

[Description of the Prior Art] Hereafter, with reference to drawing 6 - drawing 9 , the conventional receiving set 600 which contained the PLL (Phase Lock Loop) circuit is explained. In these drawing 6 - drawing 9 , the same sign is given to the same component.

[0003] Drawing 6 is the block diagram showing the configuration of the receiving set 600 which is an example using the conventional PLL circuit of a receiving set. the conventional receiving set 600 -- a mixer 22, a demodulator 23, and heterodyne -- business -- it has the source 25 of an adjustable local signal, IF filter 26, and the source 27 for a recovery of a fixed local signal.

[0004] Drawing 7 is the block diagram showing the internal configuration of the source 25 for a recovery of the receiving set 600 shown in drawing 6 of a fixed local signal. The source 27 for a recovery of a fixed local signal is constituted more by a phase comparator 1, a loop filter 2, VCO (Voltage Controlled Oscillator)3, a counting-down circuit 19, and the fixed counting-down circuit 28.

[0005] As shown in drawing 7 , a counting-down circuit 19 carries out dividing of the inputted reference signal Ref, and outputs the frequency (it considers as reference frequency Fr hereafter) obtained as a result to a phase comparator 1. The fixed counting-down circuit 28 carries out fixed dividing of the output signal of a frequency (it considers as the oscillation frequency F0 hereafter) to be outputted from VCO3 to 1/N (N: integer), and outputs the signal of this frequency (it considers as comparison frequency Fv hereafter) obtained by carrying out fixed dividing to a phase comparator 1. A phase comparator 1 performs the phase comparison of reference frequency Fr and comparison frequency Fv, and outputs a phase contrast component to a loop filter 2 as a pulse-like phase control signal. A loop filter 2 removes a high frequency component (noise component) from this phase control signal, generates the armature-voltage control signal which controls an oscillation frequency, and outputs it to VCO3. VCO3 changes an oscillation frequency with the inputted armature-voltage control signal, and outputs the signal of the target output frequency.

[0006] the conventional heterodyne with which drawing 8 is built in a receiving set 600 -- business -- it is the block diagram showing a configuration example of the source 25 of an adjustable local signal. the conventional heterodyne shown in this drawing 8 -- business -- the source 25 of an adjustable local signal is constituted more by a phase comparator 1, a loop filter 2, VCO3, a variable divider 4, LP-SW5, DA-SW6, A/D converter 7, D/A converter 8, a control circuit 10, the phase presetting circuit 11, and the counting-down circuit 19.

[0007] the purpose which shortens the switching time of a multiple channel in the receiving set 600 shown in drawing 6 -- it is -- heterodyne -- business -- in order to carry out the lock-up of the source 25 of an adjustable local signal early, the presetting electrical potential difference was preset to the loop filter 2 by the D/A converter so that VCO3 might oscillate on the frequency of the target receiving channel. In this way, by starting the variable divider 4 shown in drawing 8 where a presetting electrical potential difference is set up, the phase contrast response fluctuation at the time of a change-over was changed into few conditions as much as possible, and the lock-up was brought forward. Moreover, in order to amend dispersion in temperature fluctuation or a device, control

voltage by A/D converter 7 was supervised.

[0008] According to the above-mentioned approach, when switching the oscillation frequency of VCO3 according to a change-over of a receiving channel, the presetting electrical-potential-difference data from a control circuit 10 are set as a loop filter 2 through D/A converter 8 at VCO3. By this actuation, VCO3 can oscillate the frequency of the target receiving channel about. However, in order that it might output the error voltage resulting from phase contrast, might fluctuate a presetting electrical potential difference, since the phase relation with the comparison frequency Fv obtained by carrying out dividing of the oscillation frequency F0 which the reference frequency Fr and VCO3 obtained by carrying out dividing of the reference signal Ref with a counting-down circuit 19 outputs by the variable divider 4 is unfixed, and it might separate from the target frequency, it had required time amount for the lock-up.

[0009] In order to shorten this lock uptime, the control circuit 10 impressed the presetting electrical potential difference to VCO3, reset the variable divider 4 and the counting-down circuit 19, while reference frequency Fr was outputted further, it made actuation of a variable divider 4 start, it was controlled by the phase presetting circuit 11 so that comparison frequency was mostly outputted to coincidence with reference frequency Fr, and was controlling the timing of the synchronous operation of the PLL section. As presetting of a frequency and presetting of a detection phase were performed by this the actuation of a series of at the time of the frequency change-over by change-over of a receiving channel and PLL synchronous operation began in the condition with little phase contrast, compaction of a lock uptime was aimed at.

[0010] the conventional receiving set 600 -- heterodyne -- business -- the heterodyne which it has the source 25 of an adjustable local signal, and every at least one source 27 for a recovery of a fixed local signal, and the frequency of the source 27 for a recovery of a local signal is in the fixed condition, and achieves the function of a PLL synthesizer -- business -- the receiving channel was switched by changing the division ratio of the source 25 of an adjustable local signal.

[0011] moreover -- the conventional receiving set 600 -- the minimum of a receiving channel -- the channel on CH1 and its one -- CH2 -- further -- the channel on one of them -- CH3 -- carrying out -- the heterodyne at this time -- business -- the case where the oscillation frequency of the source 25 of an adjustable local signal is made into F1, F2, and F3 --, respectively -- the number of setup of the reference frequency Fr of this PLL circuit -- the channel number of steps -- the same -- or it is set to 1 for an integer of the channel number of steps.

[0012] the conventional heterodyne with which drawing 9 is built in a receiving set 600 -- business -- drawing 8 of the source 25 of an adjustable local signal is the block diagram showing a different configuration example. the conventional heterodyne shown in this drawing 9 -- business -- the source 25 of an adjustable local signal is equipped with a phase comparator 1, a loop filter 2, VCO3, a variable divider 4, D/A converter 8, a control circuit 10, and a counting-down circuit 19.

[0013] the heterodyne shown in drawing 9 -- business -- by switching a division ratio periodically, the source 25 of an adjustable local signal makes an average division ratio nonintegral (fraction), and the cell SHONARU-N method PLL circuit which becomes possible [setting up reference frequency Fr more highly than a channel step] is used for it. The period by reference frequency Fr is made into one unit, and a variable divider 4 is controlled by this method from a control circuit 10 so that a division ratio [in / in the division ratio in this m period in n period / (M+1) and the remaining period] is set to M. However, they are m, n and M at this time, and *****. The average division ratio per 1 in this n period period is as the following formulas (1), and serves as a fraction.

$$\begin{aligned} [m(M+1) + (n-m)M] / n &= (mM + m + nM - mM) / n \\ &= (m + nM) / n \\ &= M + m/n \end{aligned} \quad (1)$$

[0014] however, in the above-mentioned cell SHONARU-N method PLL circuit, since an actual division ratio is M or M+1, a difference occurs between this average division ratio and an actual division ratio, this serves as phase contrast, appears, it is outputted as error voltage with a phase comparator 1, and spurious one generates it owing to this error voltage. In order to oppress spurious one of this, the electrical potential difference for negating the error voltage based on the above-mentioned phase contrast is generated in D/A converter 8, and it is adding to control voltage. Here, if

the value of m is changed every [1] in a formula (1), an average division ratio will change every [$n / 1$]. Therefore, the cell SHONARU-N method PLL circuit shown in drawing 9 can raise reference frequency F_r by n times the channel step. By this, a loop gain can go up, therefore a lock uptime can be shortened.

[0015]

[Problem(s) to be Solved by the Invention] However, in the above conventional receiving sets 600, the configuration was complicated, and since there were many components mark to need, the component-side product was large. Since power consumption became large by this, in case it was made to operate with an internal dc-battery, it was a problem that the operating time is also short. Moreover, the manufacturing cost was large and there was room of an improvement also at this point.

[0016] Then, the technical problem of this invention is offering the receiving set which extends the operating time in the case of shortening a lock uptime, realizing a high-speed channel change-over, without performing large addition and complicated control in a circuit, reducing power consumption and cost by reducing component-side products further, and making it operate with an internal dc-battery.

[0017]

[Means for Solving the Problem] The 1st source of a local signal which supplies the 1st local signal for a down convert in case the down convert of the input signal is carried out at the signal of an intermediate frequency when this invention receives two or more receiving channels, in order to solve such a technical problem, It is the receiving set equipped with the 2nd source of a local signal which supplies the 2nd local signal in case it restores to the signal of the intermediate frequency by which the down convert was carried out. Said 1st source of a local signal A division ratio setting means to set up division ratio data according to said receiving channel, The 1st good variations periphery means which generates the 1st comparison frequency signal according to said set-up division ratio data, The 1st phase-comparison means which compares the phase of said input signal and said 1st comparison frequency signal, and generates the 1st phase control signal, The 1st oscillation frequency control means which generates the 1st control signal which controls the oscillation frequency of said 1st local signal based on said 1st phase control signal, It has the 1st oscillation means which outputs the 1st local signal on the oscillation frequency according to said receiving channel based on said 1st control signal. Said 2nd source of a local signal The 2nd good variations periphery means which generates the 2nd comparison frequency signal according to said set-up division ratio data, The 2nd phase-comparison means which compares the phase of said input signal and said 2nd comparison frequency signal, and generates the 2nd phase control signal, The 2nd oscillation frequency control means which generates the 2nd control signal which controls the oscillation frequency of said 2nd local signal based on said 2nd phase control signal, It is characterized by having the 2nd oscillation means which outputs the 2nd local signal on the oscillation frequency according to said receiving channel based on said 2nd armature-voltage control signal.

[0018]

[Embodiment of the Invention] Hereafter, the gestalt of operation of the receiving set 100 applied to this invention with reference to drawing 1 - drawing 5 is explained to a detail. In addition, in drawing 1 - drawing 3 , the same sign is given to the same component as the conventional receiving set 600 shown in drawing 6 - drawing 9 .

[0019] First, a configuration is explained. Drawing 1 is the block diagram showing an example of the internal configuration of the receiving set 100 which applied this invention. it is shown in drawing 1 -- as -- a receiving set 100 -- a mixer 22, a demodulator 23, and a recovery -- business -- the source 24 of an adjustable local signal, and heterodyne -- business -- it has the source 25 of an adjustable local signal, and IF filter 26. The receiving set 100 has composition which makes adjustable the frequency of both the source 24 for a recovery of an adjustable local signal, and the source 25 for heterodyne of a local signal.

[0020] the input signal into which a mixer 22 is inputted from the outside of a receiving set 100 -- heterodyne -- business -- the heterodyne inputted from the source 25 of an adjustable local signal -- business -- it mixes with an adjustable local signal, and the down convert of this mixed signal is

carried out, an IF signal is generated, and it outputs to IF filter 26.

[0021] a demodulator 23 -- a recovery -- business -- the recovery inputted from the source 24 of an adjustable local signal -- business -- based on an adjustable local signal, it restores to the IF signal inputted from IF filter 26, a recovery signal is generated, and this recovery signal is outputted to the exterior of a receiving set 100.

[0022] a recovery -- business -- the source 24 of an adjustable local signal -- a PLL circuit -- it is -- a recovery -- business -- an adjustable local signal is outputted to a mixer 22. heterodyne -- business -- the source 25 of an adjustable local signal -- again -- a PLL circuit -- it is -- heterodyne -- business -- an adjustable local signal is outputted to a demodulator 23.

[0023] IF filter 26 removes an unnecessary frequency band component from the IF signal inputted from the mixer 22, and outputs only an IF signal to a demodulator 23.

[0024] next, the heterodyne built in the receiving set 100 with reference to drawing 2 and drawing 3 -- business -- the source 25 of an adjustable local signal, and a recovery -- business -- the configuration of the source 24 of an adjustable local signal is explained.

[0025] the heterodyne built in the receiving set 100 which showed drawing 2 to drawing 1 -- business -- it is drawing showing an example of the internal configuration of the source 25 of an adjustable local signal. it is shown in drawing 2 -- as -- heterodyne -- business -- the source 25 of an adjustable local signal is equipped with a phase comparator 1, a loop filter 2, VCO3, a variable divider 4, a control circuit 10, and a counting-down circuit 19.

[0026] A phase comparator 1 compares the phase contrast of the reference frequency Fr inputted from a counting-down circuit 19, and the comparison frequency Fv inputted from a variable divider 4, and outputs a phase contrast component to a loop filter 2 as a pulse-like phase contrast signal. A phase comparator 1 has a role of 1st phase-comparison means.

[0027] A loop filter 2 removes a high frequency component from the phase contrast signal inputted from a phase comparator 1, generates the armature-voltage control signal which controls an oscillation frequency, and outputs it to VCO3. A loop filter 2 has a function as 1st oscillation frequency control means.

[0028] With the armature-voltage control signal inputted from a loop filter 2, VCO3 changes an oscillation frequency and outputs the signal of the target output frequency. VCO3 has a function as 1st oscillation means.

[0029] the heterodyne into which a variable divider 4 is inputted from a control circuit 10 -- business -- based on the source division ratio data of an adjustable local signal, the good variations periphery of the signal of an output frequency for VCO3 to output is carried out, and it outputs to a phase comparator 1 by making this signal into comparison frequency Fv. A variable divider 4 has a function as 1st good variations periphery means.

[0030] a control circuit 10 -- the division ratio of a variable divider 4 -- controlling -- **** -- a variable divider 4 -- heterodyne -- business -- the source division ratio data of an adjustable local signal are inputted. moreover, the recovery shown in drawing 3 -- business -- the variable divider 4 in the source 24 of an adjustable local signal -- receiving -- a recovery -- business -- the source division ratio data of an adjustable local signal are outputted. A control means 10 has a function as a division ratio setting means.

[0031] A counting-down circuit 19 carries out dividing of the inputted reference signal Ref, and outputs the reference frequency Fr obtained by this to a phase comparator 1.

[0032] the recovery in which drawing 3 was built in the receiving set 100 -- business -- it is drawing showing an example of the internal configuration of the source 24 of an adjustable local signal. The source 24 for a recovery of an adjustable local signal is equipped with a phase comparator 1, a loop filter 2, VCO3, a variable divider 4, and a counting-down circuit 19. the recovery of the receiving set 100 shown in this drawing 3 -- business -- the heterodyne which showed the phase comparator 1 of the source 24 of an adjustable local signal, a loop filter 2, VCO3, the variable divider 4, and the counting-down circuit 19 to drawing 2 -- business -- since it has the same function as the same component in the source 25 of an adjustable local signal, the overlapping explanation is omitted.

[0033] this source 24 for a recovery of a local signal -- a control section 10 -- not existing -- a variable divider 4 -- heterodyne -- business -- the recovery from the control section 10 in the source 25 of an adjustable local signal -- business -- the source division ratio data of an adjustable local

signal are inputted. a variable divider 4 -- this data -- being based -- a recovery -- business -- the good variations periphery of the frequency of the output signal of the oscillation frequency F0 which VCO3 of the source 24 of an adjustable local signal outputs is carried out, and the signal acquired as a result is outputted to a phase comparator 1 as a signal of comparison frequency Fv. A phase comparator 1 has a function as 2nd phase-comparison means, VCO3 has a function as 2nd oscillation means, and a variable divider 4 has a function as 2nd good variations periphery means.

[0034] Next, actuation of the receiving set 100 which applied this invention is explained. the heterodyne hereafter built in a receiving set 100 first with reference to drawing 2 and drawing 3 -- business -- the source 25 of an adjustable local signal, and a recovery -- business -- actuation of the source 24 of an adjustable local signal is explained, and with reference to drawing 1, drawing 4, and drawing 5, the whole processing by the receiving set 100 is explained continuously.

[0035] first, drawing 2 -- referring to -- the heterodyne in a receiving set 100 -- business -- signal processing by the source 25 of an adjustable local signal is explained.

[0036] The source 25 for heterodyne of an adjustable local signal inputs a reference signal Ref into a counting-down circuit 19. By the division ratio which can be set as arbitration from the exterior, a counting-down circuit 19 carries out dividing of the inputted reference signal Ref, generates reference frequency Fr, and outputs it to a phase comparator 1. A phase comparator 1 performs the phase comparison of the reference frequency Fr inputted from this counting-down circuit 19, and the comparison frequency Fv by which a feedback input is carried out from a variable divider 4. And the phase contrast component obtained by this phase comparison is outputted to a loop filter 2 as a pulse-like phase control signal.

[0037] Based on the phase control signal inputted from a phase comparator 1, a loop filter 2 removes an unnecessary high frequency component, and extracts only the target frequency band component so that an output signal can acquire a good C/N property. That is, a predetermined time interval is integrated with the phase control signal inputted from a phase comparator 1, and the armature-voltage control signal which controls an oscillation frequency is generated. A loop filter 2 outputs this armature-voltage control signal to VCO3.

[0038] Subsequently, VCO3 changes the frequency to oscillate based on the armature-voltage control signal inputted from the loop filter 2, generates the output signal of the target oscillation frequency F0, and outputs it to a variable divider 4.

[0039] the heterodyne into which a variable divider 4 is inputted from a control circuit 10 -- business -- based on the source division ratio data of an adjustable local signal, dividing of the output signal of the oscillation frequency F0 outputted from VCO3 is carried out, comparison frequency Fv is generated and a feedback input is carried out at a phase comparator 1.

[0040] As mentioned above, the source 25 for heterodyne of an adjustable local signal performs PLL actuation which makes it oscillate by applying feedback control to VCO3 so that phase contrast with the output signal outputted from the inputted reference signals Ref and VCO3 may become fixed. In addition, PLL actuation of these single strings is continuously repeated until the input of a reference signal Ref stops.

[0041] next, drawing 3 -- referring to -- a recovery -- business -- the source 24 of an adjustable local signal is explained. a phase comparator 1, a loop filter 2, and a counting-down circuit 19 -- attaching -- the above-mentioned heterodyne -- business -- in order to perform the same actuation as the same component in the source 25 of an adjustable local signal, the explanation is omitted and explains difference about VCO3 and a variable divider 4.

[0042] VCO3 changes a frequency based on the armature-voltage control signal inputted from a loop filter 2, generates the output signal of the target oscillation frequency F0, and outputs it to a demodulator 23.

[0043] this recovery -- business -- the source 24 of an adjustable local signal -- a control circuit -- there is nothing -- a variable divider 4 -- heterodyne -- business -- the recovery from the control circuit 10 of the source 25 of an adjustable local signal -- business -- the source division ratio data of an adjustable local signal are inputted. A variable divider 4 carries out dividing of the output signal of the oscillation frequency F0 from VCO3 based on the source division ratio data for a recovery of an adjustable local signal. By this, the signal of comparison frequency Fv is generated and it inputs into a phase comparator 1.

[0044] As mentioned above, the source 24 for a recovery of an adjustable local signal performs PLL actuation which makes it oscillate by applying feedback control to VCO3 so that phase contrast with the output signal outputted from the reference signals Ref and VCO3 inputted may become fixed. In addition, PLL actuation of these single strings is continuously repeated until the input of a reference signal Ref stops.

[0045] Hereafter, with reference to drawing 1 , drawing 4 , and drawing 5 , processing by the whole receiving set 100 is explained.

[0046] A receiving set 100 receives an input signal from the exterior, and inputs it into a mixer 22. moreover, heterodyne -- business -- the heterodyne which the source 25 of an adjustable local signal carried out phase adjusting of the comparison frequency F_v oscillated from the interior according to the signal of the reference frequency F_r obtained by carrying out dividing of the input signal, and was obtained by this -- business -- an adjustable local signal is inputted into a mixer 22. the input signal into which the mixer 22 was inputted from the outside -- heterodyne -- business -- the heterodyne inputted from the source 25 of an adjustable local signal -- business -- it mixes with an adjustable local signal, and the down convert of this mixed signal is carried out, an IF signal is generated, and it outputs to IF filter 26.

[0047] After IF filter 26 removes an unnecessary frequency band component from the IF signal inputted from the mixer 22 and extracts only an IF signal, it outputs this IF signal to a demodulator 23. on the other hand -- a recovery -- business -- the recovery which the source 24 of an adjustable local signal carried out phase adjusting of the comparison frequency F_v oscillated from the interior according to reference frequency F_r , and was obtained by this -- business -- an adjustable local signal is inputted into a demodulator 23.

[0048] a demodulator 23 -- a recovery -- business -- the recovery inputted from the source 24 of an adjustable local signal -- business -- based on an adjustable local signal, it restores to the IF signal inputted from IF filter 26, a recovery signal is generated, this recovery signal is outputted outside, and whole processing is ended.

[0049] next, drawing 4 -- referring to -- the heterodyne of a receiving set 100 -- business -- the heterodyne to the receiving channel at the time of using reference frequency F_r as twice a channel step in the source 25 of an adjustable local signal -- business -- the source 25 of an adjustable local signal, and a recovery -- business -- the relation of the oscillation frequency of the source 24 of an adjustable local signal is explained.

[0050] the time of having received CH1 of a receiving channel minimum in a receiving set 100 -- heterodyne -- business -- the source 25F1 of an adjustable local signal -- oscillating -- a recovery -- business -- the source 24 of an adjustable local signal shall oscillate F_{d1} the time of CH2 reception -- heterodyne -- business -- although 25 oscillates the sourceF1 of an adjustable local signal -- a recovery -- business -- since the source 25 of an adjustable local signal makes the same frequency as a channel step reference frequency F_r , it oscillates F_{d2} from which are separated of the number of one-channel subharmonics.

[0051] this time -- heterodyne -- business -- heterodyne when the source 25 of an adjustable local signal is bottom heterodyne that is, -- business -- when the frequency of the source 25 of an adjustable local signal is lower than received frequency, F_{d2} serves as a frequency higher one channel than F_{d1} . moreover, heterodyne -- business -- heterodyne when the source 25 of an adjustable local signal is top heterodyne that is, -- business -- when the frequency of the source 25 of an adjustable local signal is higher than received frequency, F_{d2} serves as a frequency lower one channel than F_{d1} . This is for spectrum to be reversed in top heterodyne, when an IF signal is generated by down convert.

[0052] the time of receiving CH3 on one more channel -- heterodyne -- business -- the source 25F1 of an adjustable local signal -- two channels -- the upper frequency F_3 -- oscillating -- a recovery -- business -- the source 24 of an adjustable local signal oscillates F_{d1} . furthermore -- the time of oscillating CH4 on one channel -- heterodyne -- business -- the source 25 of an adjustable local signal carries out adjustable [of the frequency for two channels] every two channels -- making -- a recovery -- business -- the source 24 of an adjustable local signal becomes possible [covering all channels by oscillating by turns F_{d1} and F_{d2} which have a frequency difference for one channel for every channel].

[0053] Here, also at the lowest as bandwidth of IF filter 26, more than the band of a recovery wave is required. So, when the band of the input signal inputted into a receiving set 100 from the exterior is broadband-ized more widely enough than the frequency band of all channel steps, even if it makes about several center frequency of an IF signal offset from the center frequency of IF filter 26, since it is few, it becomes possible to make the frequency of the source 24 for a recovery of a local signal offset as mentioned above of effect. Since only the amount of two channels are [the source 25 for heterodyne of an adjustable local signal] as for frequency change, reference frequency Fr can be doubled and a division ratio is set to one half.

[0054] Moreover, generally, if the sensibility of a phase comparator and the oscillation frequency-control voltage characteristic (voltage sensitivity) of VCO are the same, it is known that a loop gain is in inverse proportion to a division ratio. This is based on the following formula (2) which asks for a loop gain.

$K = (K_p \cdot K_v) / \text{Div} \quad (2)$, however K : Loop gain [1-/s]

Kp : phase comparator sensibility [V/rad]

Kv : VCO voltage sensitivity [Hz/V]

Div: Division ratio [0055] as shown in an upper type, in order that a loop gain may go up -- heterodyne -- business -- the lock uptime of the source 25 of an adjustable local signal is shortened. Moreover, since the frequency of the source 24 for a recovery of an adjustable local signal turns into only two continuous frequencies, change of the phase at the time of a frequency change-over and a frequency decreases extremely, and the response of a loop formation becomes small. That is, a lock uptime is shortened further. as mentioned above, the receiving set 100 -- setting -- heterodyne -- business -- the lock uptime of both the source 25 of an adjustable local signal and the source 24 for a recovery of a local signal is shortened, and a high-speed channel change-over is realized.

[0056] Although the case where reference frequency Fr of the source 25 for heterodyne of an adjustable local signal was used as twice a channel step was explained so far, it is also possible by extending the band of IF filter 26 to carry out more than 3 times or it.

[0057] drawing 5 -- the heterodyne of a receiving set 100 -- business -- the heterodyne to the receiving channel at the time of increasing reference frequency Fr 3 times of a channel step in the source 25 of an adjustable local signal -- business -- the source 25 of an adjustable local signal, and a recovery -- business -- the relation of the oscillation frequency of the source 24 of an adjustable local signal is shown, and it explains below with reference to this drawing.

[0058] the time of having received CH1 of a receiving channel minimum in a receiving set 100 -- heterodyne -- business -- the source 25F1 of an adjustable local signal -- oscillating -- a recovery -- business -- the source 24 of an adjustable local signal shall oscillate Fd1 the time of CH2 reception -- heterodyne -- business -- although 25 oscillates the sourceF1 of an adjustable local signal -- a recovery -- business -- since the source 25 of an adjustable local signal makes the same frequency as a channel step reference frequency, it oscillates Fd2 from which are separated of the number of one-channel subharmonics. moreover, the time of CH3 reception -- heterodyne -- business -- although the source of an adjustable local signal oscillates F1 -- a recovery -- business -- the source 24 of an adjustable local signal oscillates Fd3.

[0059] this time -- heterodyne -- business -- heterodyne when the source 25 of an adjustable local signal is bottom heterodyne that is, -- business -- when the frequency of the source 25 of an adjustable local signal is lower than received frequency, Fd2 serves as a frequency higher one channel than Fd1. moreover, heterodyne -- business -- heterodyne when the source 25 of an adjustable local signal is top heterodyne that is, -- business -- when the frequency of the source 25 of an adjustable local signal is higher than received frequency, Fd2 serves as a frequency lower one channel than Fd1. This is for spectrum to be reversed in top heterodyne, when an IF signal is generated by down convert.

[0060] the time of receiving CH4 on one more channel -- heterodyne -- business -- the source 25F1 of an adjustable local signal -- three channels -- the upper frequency F4 -- oscillating -- a recovery -- business -- the source 24 of an adjustable local signal oscillates Fd1. furthermore -- the case where a four or more-CH channel is received -- heterodyne -- business -- the source 25 of an adjustable local signal carries out adjustable [of the frequency for three channels] every three channels -- making -- a recovery -- business -- the source 24 of an adjustable local signal becomes possible [covering all

channels by oscillating by turns Fd1, Fd2, and Fd3 which have a frequency difference for one channel for every channel].

[0061] Here, also at the lowest as bandwidth of IF filter 26, more than the band of a recovery wave is required. So, when the band of the input signal inputted into a receiving set 100 from the exterior is broadband-ized more widely enough than the frequency band of all channel steps, even if it makes about several center frequency of an IF signal offset from IF center of filter frequency, since it is few, it becomes possible to make the frequency of the source 24 for a recovery of a local signal offset as mentioned above of effect. Since only the amount of three channels are [the source 25 for heterodyne of an adjustable local signal] as for frequency change, reference frequency can be increased 3 times and a division ratio is set to one third.

[0062] As already explained based on the formula (2), if the sensibility of a phase comparator and the oscillation frequency-control voltage characteristic (voltage sensitivity) of VCO are the same, generally a loop gain is in inverse proportion to a division ratio. the case where a division ratio is set to one third as mentioned above -- a loop gain -- going up -- heterodyne -- business -- the lock uptime of the source 25 of an adjustable local signal is shortened. Moreover, since the frequency of the source 24 for a recovery of an adjustable local signal turns into only three continuous frequencies, change of the phase at the time of a frequency change-over and a frequency decreases extremely, and the response of a loop formation becomes small. That is, a lock uptime is shortened further.

[0063] thus, the case where the reference frequency Fr of the source 25 for heterodyne of a local signal is increased 3 times of a channel step in a receiving set 100 -- heterodyne -- business -- the lock uptime of both the source 25 of an adjustable local signal and the source 24 for a recovery of a local signal is shortened, and a high-speed channel change-over is realized.

[0064] it explained above -- as -- a receiving set 100 -- a mixer 22 -- an input signal -- heterodyne -- business -- the heterodyne inputted from the source 25 of an adjustable local signal -- business -- it mixes with an adjustable local signal, a down convert is carried out, an IF signal is generated, it outputs to IF filter 26, an unnecessary frequency component is removed from the IF signal generated with the mixer 22 by IF filter 26, and only an IF signal is outputted to a demodulator 23. a demodulator 23 -- a recovery -- business -- the recovery inputted from the source 24 of an adjustable local signal -- business -- based on an adjustable local signal, it restores to the IF signal inputted from IF filter 26, a recovery signal is generated, and an external output is performed.

[0065] the heterodyne built in a receiving set 100 -- business -- the source 25 of an adjustable local signal, and a recovery -- business -- the comparison frequency Fv which oscillates the source 24 of an adjustable local signal from the interior -- reference frequency Fr -- doubling -- phase adjusting -- carrying out -- respectively -- heterodyne -- business -- an adjustable local signal and a recovery -- business -- an adjustable local signal is generated and it inputs into a demodulator 23.

[0066] therefore, the heterodyne having a receiving set 100 -- business -- the source 25 of an adjustable local signal, and a recovery -- business -- the source 24 of an adjustable local signal is equipped with a variable divider 4, respectively. thereby -- heterodyne -- business -- the source 25 of an adjustable local signal, and a recovery -- business -- since it is adjustable about the oscillation frequency of both sources 24 of an adjustable local signal, all channels are covered and it becomes possible to perform a high-speed channel change-over.

[0067] In addition, the description in the gestalt of this operation is an example of the receiving set concerning this invention, and is not limited to this. for example, the gestalt of this operation -- setting -- the heterodyne of a receiving set 100 -- business -- although the case where the reference frequency Fr of the source 25 of an adjustable local signal was increased the twice of a channel step and 3 times was explained, it is also possible by extending the band of IF filter 26 to carry out more than 4 times or it. In addition, it can change suitably in the range which does not deviate from the meaning of this invention also about the details configuration and detail actuation of the receiving set 100 in the gestalt of this operation.

[0068]

[Effect of the Invention] the heterodyne which is built in a receiving set according to this invention -- business -- the source of an adjustable local signal, and a recovery -- business -- component-side products can be reduced, without performing large addition and complicated control in a circuit by

making adjustable the counting-down circuit of the source of an adjustable local signal which is alike, respectively and is built in. Thereby, power consumption and cost can be reduced and the operating time in the case of making it operate with an internal dc-battery further can be extended. Moreover, a lock uptime can be shortened and a high-speed channel change-over is attained.

[Translation done.]

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the internal configuration of the receiving set 100 by the gestalt of 1 operation of this invention.

[Drawing 2] the heterodyne built in the receiving set 100 -- business -- it is drawing showing an example of the internal configuration of the source 25 of an adjustable local signal.

[Drawing 3] the recovery built in the receiving set 100 -- business -- it is drawing showing an example of the internal configuration of the source 24 of an adjustable local signal.

[Drawing 4] the heterodyne of a receiving set 100 -- business -- the heterodyne to the receiving channel at the time of using reference frequency Fr as twice a channel step in the source 25 of an adjustable local signal -- business -- the source 25 of an adjustable local signal, and a recovery -- business -- it is drawing showing the relation of the oscillation frequency of the source 24 of an adjustable local signal.

[Drawing 5] the heterodyne of a receiving set 100 -- business -- the heterodyne to the receiving channel at the time of increasing reference frequency Fr 3 times of a channel step in the source 25 of an adjustable local signal -- business -- the source 25 of an adjustable local signal, and a recovery -- business -- it is drawing showing the relation of the oscillation frequency of the source 24 of an adjustable local signal.

[Drawing 6] It is drawing showing the internal configuration of the conventional receiving set 600.

[Drawing 7] the recovery built in the receiving set 600 -- business -- it is drawing showing the internal configuration of the source 24 of an adjustable local signal.

[Drawing 8] the heterodyne built in the receiving set 600 -- business -- it is drawing showing an example of the internal configuration of the source 25 of an adjustable local signal.

[Drawing 9] the heterodyne built in the receiving set 600 -- business -- it is drawing showing an example of the internal configuration of the source 25 of an adjustable local signal.

[Description of Notations]

100,600 Receiving set

1 Phase Comparator

2 Loop Filter

3 VCO

4 Variable Divider

5 LP-SW

6 DA-SW

7 A/D Converter

8 D/A Converter

10 Control Circuit

11 Phase Presetting Circuit

19 Counting-down Circuit

21 Adder

22 Mixer

23 Demodulator

24 Source for Recovery of Adjustable Local Signal

25 Source for Heterodyne of Adjustable Local Signal

26 IF Filter
27 Source for Recovery of Fixed Local Signal
28 Fixed Counting-down Circuit

[Translation done.]

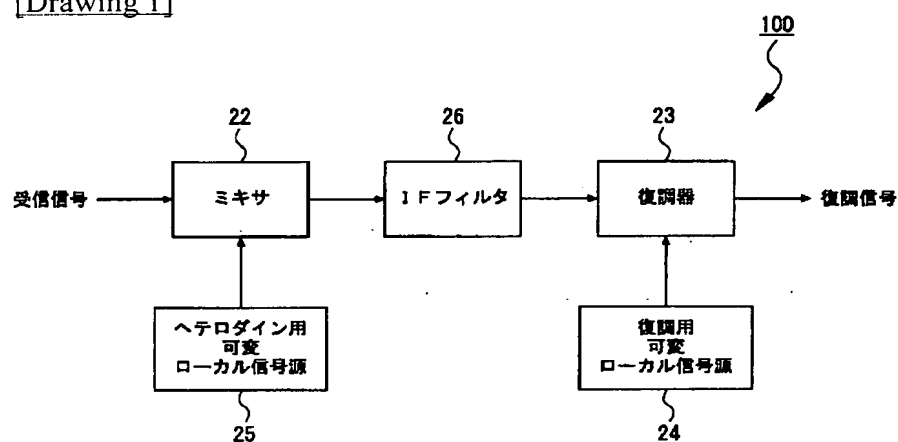
* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

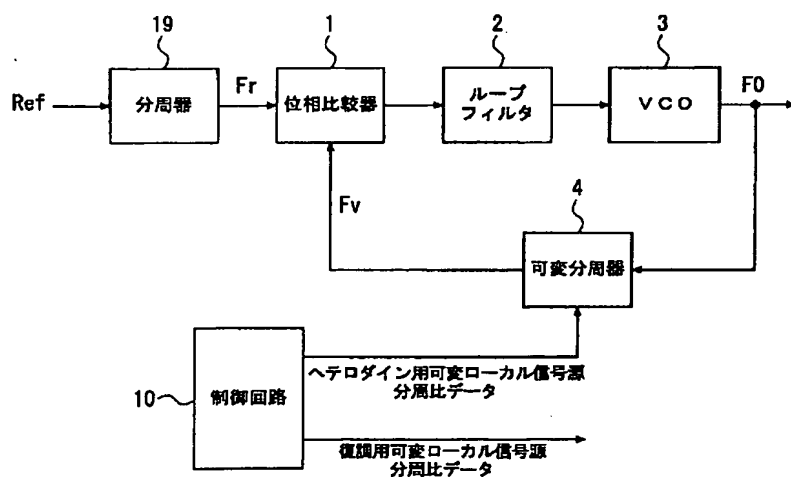
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

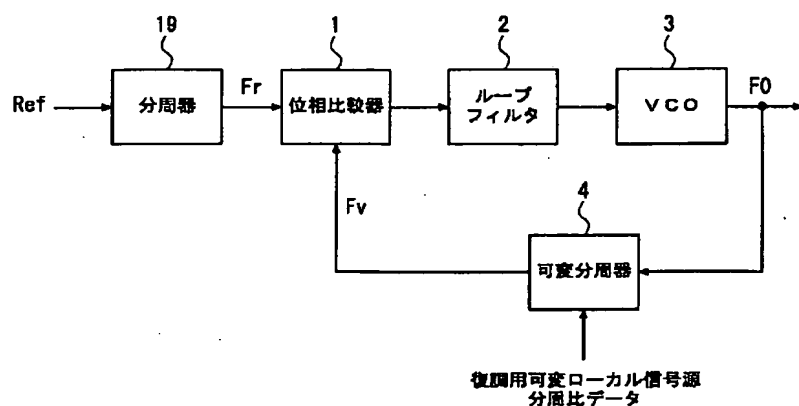
[Drawing 1]



[Drawing 2]



[Drawing 3]



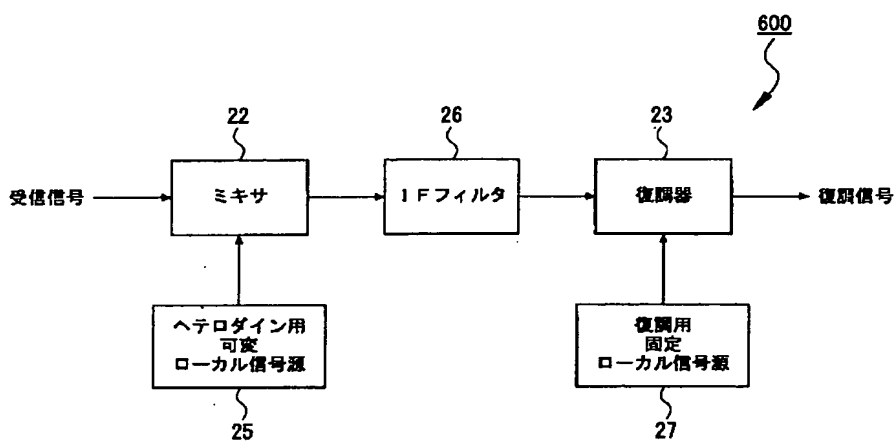
[Drawing 4]

| | | | | | | | | | | | | |
|------------------|-----|-----|-----|-----|-----|-----|-----|-----|-------|-------|-------|-------|
| 受信チャンネル | CH1 | CH2 | CH3 | CH4 | CH5 | CH6 | ... | CHn | CHn+1 | CHn+2 | CHn+3 | CHn+4 |
| ヘテロダイン用可変ローカル信号源 | F1 | | F3 | | F5 | | ... | Fn | | Fn+2 | | Fn+4 |
| 復調用可変ローカル信号源 | Fd1 | Fd2 | Fd1 | Fd2 | Fd1 | Fd2 | ... | Fd1 | Fd2 | Fd1 | Fd2 | Fd1 |

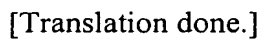
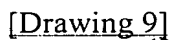
[Drawing 5]

| | | | | | | | | | | | | |
|------------------|-----|-----|-----|-----|-----|-----|-----|-----|-------|-------|-------|-------|
| 受信チャンネル | CH1 | CH2 | CH3 | CH4 | CH5 | CH6 | ... | CHn | CHn+1 | CHn+2 | CHn+3 | CHn+4 |
| ヘテロダイン用可変ローカル信号源 | | F1 | | | F4 | | ... | | Fn | | | Fn+3 |
| 復調用可変ローカル信号源 | Fd1 | Fd2 | Fd3 | Fd1 | Fd2 | Fd3 | ... | Fd1 | Fd2 | Fd3 | Fd1 | Fd2 |

[Drawing 6]



[Drawing 7]



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2002-353837
(P2002-353837A)

(43)公開日 平成14年12月6日(2002.12.6)

(51)Int.Cl.⁷

識別記号

F I

テ-マ-ト*(参考)

H 0 4 B 1/26

H 0 4 B 1/26

V 5 K 0 2 0

審査請求 未請求 請求項の数 2 O L (全 10 頁)

(21)出願番号 特願2001-162893(P2001-162893)

(22)出願日 平成13年5月30日(2001.5.30)

(71)出願人 000003595

株式会社ケンウッド

東京都八王子市石川町2967番地3

(72)発明者 山川 純

東京都渋谷区道玄坂1丁目14番6号 株式
会社ケンウッド内

(74)代理人 100090033

弁理士 荒船 博司 (外1名)

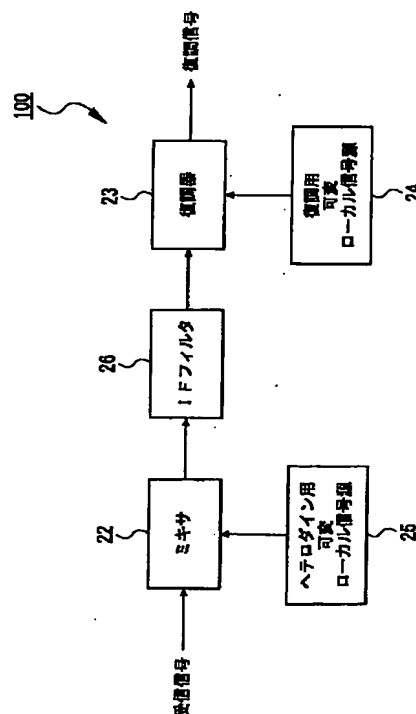
Fターム(参考) 5K020 DD11 DD13 DD26 EE04 EE05
GG01 GG09 GG10 GG11 GG25

(54)【発明の名称】 受信装置

(57)【要約】

【課題】 本発明の課題は、回路に大幅な追加や複雑な制御を行わずにロックアップタイムを短縮して高速チャンネル切換を実現し、さらに部品実装面積を削減することにより消費電力およびコストを低減し、内部バッテリーで動作させる場合の動作時間を延長する受信装置を提供することである。

【解決手段】 受信装置100は、ミキサ22にて受信信号をヘテロダイン用可変ローカル信号とミキシングし、ダウンコンバートしてIF信号を生成し、IFフィルタ26にてこのIF信号から不要な周波数成分を除去し、復調器23にて復調用可変ローカル信号に基づいてこのIF信号を復調して復調信号を生成し、外部に出力する。受信装置100内の復調用可変ローカル信号源24、ヘテロダイン用可変ローカル信号源25は、比較周波数F_vを基準周波数F_rに合わせて調相し、復調用可変ローカル信号とヘテロダイン用可変ローカル信号とをそれぞれ生成して復調器23に帰還入力する。



【特許請求の範囲】

【請求項 1】複数の受信チャネルを受信する場合に、受信信号を中間周波数の信号にダウンコンバートする際にダウンコンバート用の第 1 のローカル信号を供給する第 1 のローカル信号源と、ダウンコンバートされた中間周波数の信号を復調する際に第 2 のローカル信号を供給する第 2 のローカル信号源とを備えた受信装置において、前記第 1 のローカル信号源は、

前記受信チャネルに応じて分周比データを設定する分周比設定手段と、

前記設定された分周比データに応じて、第 1 の比較周波数信号を生成する第 1 の可変分周手段と、

前記受信信号と前記第 1 の比較周波数信号との位相を比較して、第 1 の位相制御信号を生成する第 1 の位相比較手段と、

前記第 1 の位相制御信号に基づいて前記第 1 のローカル信号の発振周波数を制御する第 1 の制御信号を生成する第 1 の発振周波数制御手段と、

前記第 1 の制御信号に基づいて前記受信チャネルに応じた発振周波数で第 1 のローカル信号を出力する第 1 の発振手段とを備え、

前記第 2 のローカル信号源は、

前記設定された分周比データに応じて、第 2 の比較周波数信号を生成する第 2 の可変分周手段と、

前記受信信号と前記第 2 の比較周波数信号との位相を比較して、第 2 の位相制御信号を生成する第 2 の位相比較手段と、

前記第 2 の位相制御信号に基づいて前記第 2 のローカル信号の発振周波数を制御する第 2 の制御信号を生成する第 2 の発振周波数制御手段と、

前記第 2 の電圧制御信号に基づいて前記受信チャネルに応じた発振周波数で第 2 のローカル信号を出力する第 2 の発振手段とを備えたことを特徴とする受信装置。

【請求項 2】前記分周比設定手段は、前記第 1 の可変分周手段に対して、隣接する複数の受信チャネル毎に異なる分周比データを供給することを特徴とする請求項 1 記載の受信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、PLL 回路を内蔵した受信装置に関する。

【0002】

【従来の技術】以下、図 6～図 9 を参照して、PLL (Phase Lock Loop) 回路を内蔵した従来の受信装置 600 について説明する。これらの図 6～図 9 において、同一の構成部分には同一符号を付している。

【0003】図 6 は、従来の PLL 回路を利用した受信装置の一例である受信装置 600 の構成を示すブロック図である。従来の受信装置 600 は、ミキサ 22、復調器 23、ヘテロダイン用可変ローカル信号源 25、IF

フィルタ 26、復調用固定ローカル信号源 27、を備えている。

【0004】図 7 は、図 6 に示す受信装置 600 の復調用固定ローカル信号源 25 の内部構成を示すブロック図である。復調用固定ローカル信号源 27 は、位相比較器 1、ループフィルタ 2、VCO (Voltage Controlled Oscillator) 3、分周器 19、固定分周器 28、により構成される。

【0005】図 7 に示すように、分周器 19 は、入力された基準信号 R_{ef} を分周して、この結果得られる周波数（以下、基準周波数 F_r とする）を位相比較器 1 に出力する。固定分周器 28 は、VCO 3 から出力される目的の周波数（以下、発振周波数 F_0 とする）の出力信号を、 $1/N$ (N : 整数) に固定分周し、この固定分周して得られる周波数（以下、比較周波数 F_v とする）の信号を位相比較器 1 に出力する。位相比較器 1 は、基準周波数 F_r と比較周波数 F_v との位相比較を行い、位相差成分をパルス状の位相制御信号としてループフィルタ 2 に出力する。ループフィルタ 2 は、この位相制御信号から高周波成分（ノイズ成分）を除去し、発振周波数を制御する電圧制御信号を生成して、VCO 3 に出力する。VCO 3 は、入力された電圧制御信号により発振周波数を変化させ、目的の出力周波数の信号を出力する。

【0006】図 8 は、受信装置 600 に内蔵される従来のヘテロダイン用可変ローカル信号源 25 の構成一例を示すブロック図である。この図 8 に示す従来のヘテロダイン用可変ローカル信号源 25 は、位相比較器 1、ループフィルタ 2、VCO 3、可変分周器 4、LP-SW 5、DA-SW 6、A/D コンバータ 7、D/A コンバータ 8、制御回路 10、位相プリセット回路 11、分周器 19、により構成される。

【0007】図 6 に示す受信装置 600 においては、複数チャネルの切換時間を短縮する目的で、ヘテロダイン用可変ローカル信号源 25 のロックアップを早くするため、目的の受信チャネルの周波数で VCO 3 が発振するように、プリセット電圧を D/A コンバータによりループフィルタ 2 にプリセットしていた。こうして、プリセット電圧を設定した状態で図 8 に示す可変分周器 4 を立ち上げることににより、切換時の位相差応答変動を極力少ない状態にしてロックアップを早めていた。また、温度変動やデバイスのばらつきを補正するために A/D コンバータ 7 による制御電圧の監視を行っていた。

【0008】上記の方法によると、受信チャネルの切換に応じて VCO 3 の発振周波数を切り換える時、VCO 3 に、D/A コンバータ 8 を介して制御回路 10 からのプリセット電圧データをループフィルタ 2 に設定する。この動作により、VCO 3 はおよそ目的の受信チャネルの周波数を発振することができる。しかし、基準信号 R_{ef} を分周器 19 で分周することによって得られた基準周波数 F_r と、VCO 3 が出力する発振周波数 F_0 と

を、可変分周器4により分周することによって得られる比較周波数F_vとの位相関係は不定であるため位相差に起因する誤差電圧を出力してプリセット電圧を変動させ、目的の周波数から離れてしまうため、ロックアップに時間がかかっていた。

【0009】このロックアップタイムを短縮するため、制御回路10は、プリセット電圧をVCO3に印加し、可変分周器4と分周器19をリセットし、さらに基準周波数F_rが出力されると同時に可変分周器4の動作を開始させ、基準周波数F_rとほぼ同時に比較周波数が出力されるように位相プリセット回路11で制御し、PLL部の同期動作のタイミングを制御していた。この一連の動作により、受信チャネルの切換による周波数切換時に周波数のプリセットと検出位相のプリセットが行われ、位相差の少ない状態でPLL同期動作が開始するようにして、ロックアップタイムの短縮を図っていた。

【0010】従来の受信装置600は、ヘテロダイン用可変ローカル信号源25と復調用固定ローカル信号源27とを少なくとも1つずつ有しており、復調用ローカル信号源27の周波数は固定した状態で、PLLシンセサイザの機能を果たすヘテロダイン用可変ローカル信号源25の分周比を変化させることにより受信チャネルの切換を行っていた。

【0011】また、従来の受信装置600では、受信チャネルの下限をCH1、その1つ上のチャネルをCH2、更にその1つ上のチャネルをCH3…として、この時のヘテロダイン用可変ローカル信号源25の発振周波数をそれぞれF1、F2、F3…とした場合、このPLL回路の基準周波数F_rの設定数は、チャンネルステップ数と同じ、またはチャンネルステップ数の整数分の1となる。

【0012】図9は、受信装置600に内蔵される従来のヘテロダイン用可変ローカル信号源25の、図8とは異なる構成一例を示すブロック図である。この図9に示す従来のヘテロダイン用可変ローカル信号源25は、位相比較器1、ループフィルタ2、VCO3、可変分周器4、D/Aコンバータ8、制御回路10、分周器19、を備える。

【0013】図9に示すヘテロダイン用可変ローカル信号源25は、分周比を周期的に切り換えることにより平均分周比を非整数（分数値）とし、基準周波数F_rをチャンネルステップより高く設定することが可能となるフラクショナル-N方式PLL回路を利用したものである。この方式では、基準周波数F_rによる周期を1つの単位とし、このn周期中m周期における分周比が(M+1)、残り周期における分周比がMとなるように、制御回路10から可変分周器4を制御する。ただしこの時のm、n、M、は整数である。このn周期中1周期あたりの平均分周比は、以下の式(1)の通りであり、分数となる。

$$\begin{aligned} [m(M+1)+(n-m)M]/n &= (mM+m+nM-mM)/n \\ &= (m+nM)/n \\ &= M+m/n \end{aligned} \quad (1)$$

【0014】しかし、上記のフラクショナル-N方式PLL回路においては、実際に分周比はMまたはM+1であるため、この平均分周比と実際に分周比との間に差が発生し、これが位相差となって現れて位相比較器1により誤差電圧として出力され、この誤差電圧が原因でスプリアスが発生する。このスプリアスを抑圧するため、上記位相差に基づく誤差電圧を打ち消すための電圧をD/Aコンバータ8で発生させ、制御電圧に加えている。ここで、式(1)においてmの値を1ずつ変えると、平均分周比は1/nずつ変化する。よって、図9に示すフラクショナル-N方式PLL回路は、基準周波数F_rをチャンネルステップのn倍に上げることができる。これによって、ループゲインが上がり、そのためロックアップタイムを短縮することができる。

【0015】

【発明が解決しようとする課題】しかしながら、上記のような従来の受信装置600においては、構成が複雑であり、必要とする部品点数が多かったため、実装面積が大きくなっていた。これにより消費電力が大きくなるため、内部バッテリーで動作させる際にはその動作時間が短いことも問題であった。また、製造コストが大きく、この点でも改善の余地があった。

【0016】そこで本発明の課題は、回路に大幅な追加や複雑な制御を行うことなくロックアップタイムを短縮して高速チャネル切換を実現し、さらに部品実装面積を削減することにより消費電力およびコストを低減し、内部バッテリーで動作させる場合の動作時間を延長する受信装置を提供することである。

【0017】

【課題を解決するための手段】このような課題を解決するため、本発明は、複数の受信チャネルを受信する場合に、受信信号を中間周波数の信号にダウンコンバートする際にダウンコンバート用の第1のローカル信号を供給する第1のローカル信号源と、ダウンコンバートされた中間周波数の信号を復調する際に第2のローカル信号を供給する第2のローカル信号源とを備えた受信装置であり、前記第1のローカル信号源は、前記受信チャネルに応じて分周比データを設定する分周比設定手段と、前記設定された分周比データに応じて、第1の比較周波数信号を生成する第1の可変分周手段と、前記受信信号と前記第1の比較周波数信号との位相を比較して、第1の位相制御信号を生成する第1の位相比較手段と、前記第1の位相制御信号に基づいて前記第1のローカル信号の発振周波数を制御する第1の制御信号を生成する第1の発振周波数制御手段と、前記第1の制御信号に基づいて前記受信チャネルに応じた発振周波数で第1のローカル信号を出力する第1の発振手段とを備え、前記第2のロー

カル信号源は、前記設定された分周比データに応じて、第2の比較周波数信号を生成する第2の可変分周手段と、前記受信信号と前記第2の比較周波数信号との位相を比較して、第2の位相制御信号を生成する第2の位相比較手段と、前記第2の位相制御信号に基づいて前記第2のローカル信号の発振周波数を制御する第2の制御信号を生成する第2の発振周波数制御手段と、前記第2の電圧制御信号に基づいて前記受信チャネルに応じた発振周波数で第2のローカル信号を出力する第2の発振手段とを備えたことを特徴としている。

【0018】

【発明の実施の形態】以下、図1～図5を参照して本発明に係る受信装置100の実施の形態を詳細に説明する。なお、図1～図3において、図6～図9に示した従来の受信装置600と同一の構成部分には同一符号を付している。

【0019】まず、構成を説明する。図1は、本発明を適用した受信装置100の内部構成の一例を示すブロック図である。図1に示すように、受信装置100は、ミキサ22、復調器23、復調用可変ローカル信号源24、ヘテロダイン用可変ローカル信号源25、IFフィルタ26、を備える。受信装置100は、復調用可変ローカル信号源24およびヘテロダイン用ローカル信号源25の両方の周波数を可変にする構成となっている。

【0020】ミキサ22は、受信装置100の外部から入力される受信信号を、ヘテロダイン用可変ローカル信号源25から入力されるヘテロダイン用可変ローカル信号とミキシングし、このミキシングした信号をダウンコンバートしてIF信号を生成し、IFフィルタ26に出力する。

【0021】復調器23は、復調用可変ローカル信号源24から入力される復調用可変ローカル信号に基づき、IFフィルタ26から入力されるIF信号を復調して復調信号を生成し、この復調信号を受信装置100の外部に出力する。

【0022】復調用可変ローカル信号源24は、PLL回路であり、復調用可変ローカル信号をミキサ22に出力する。ヘテロダイン用可変ローカル信号源25もまたPLL回路であり、ヘテロダイン用可変ローカル信号を復調器23に出力する。

【0023】IFフィルタ26は、ミキサ22から入力されたIF信号から不要な周波数帯域成分を除去して、IF信号のみを復調器23に出力する。

【0024】次に、図2および図3を参照して、受信装置100に内蔵されたヘテロダイン用可変ローカル信号源25および復調用可変ローカル信号源24の構成を説明する。

【0025】図2は、図1に示した受信装置100に内蔵されているヘテロダイン用可変ローカル信号源25の内部構成の一例を示す図である。図2に示すように、ヘ

テロダイン用可変ローカル信号源25は、位相比較器1、ループフィルタ2、VCO3、可変分周器4、制御回路10、分周器19、を備える。

【0026】位相比較器1は、分周器19から入力される基準周波数 F_r と、可変分周器4から入力される比較周波数 F_v との位相差を比較し、位相差成分をパルス状の位相差信号としてループフィルタ2に出力する。位相比較器1は、第1の位相比較手段としての役割を有する。

10 【0027】ループフィルタ2は、位相比較器1から入力される位相差信号から高周波成分を除去して、発振周波数を制御する電圧制御信号を生成し、VCO3に出力する。ループフィルタ2は、第1の発振周波数制御手段としての機能を有する。

【0028】VCO3は、ループフィルタ2から入力される電圧制御信号によって発振周波数を変化させ、目的の出力周波数の信号を出力する。VCO3は、第1の発振手段としての機能を有する。

20 【0029】可変分周器4は、制御回路10から入力されるヘテロダイン用可変ローカル信号源分周比データに基づき、VCO3が出力する目的の出力周波数の信号を可変分周し、この信号を比較周波数 F_v として位相比較器1に出力する。可変分周器4は、第1の可変分周手段としての機能を有する。

30 【0030】制御回路10は、可変分周器4の分周比を制御しており、可変分周器4にヘテロダイン用可変ローカル信号源分周比データを入力する。また、図3に示す復調用可変ローカル信号源24内の可変分周器4に対しては、復調用可変ローカル信号源分周比データを出力する。制御手段10は、分周比設定手段としての機能を有する。

【0031】分周器19は、入力された基準信号 R_{ef} を分周し、これによって得られる基準周波数 F_r を位相比較器1に出力する。

40 【0032】図3は、受信装置100に内蔵された復調用可変ローカル信号源24の内部構成の一例を示す図である。復調用可変ローカル信号源24は、位相比較器1、ループフィルタ2、VCO3、可変分周器4、分周器19、を備える。この図3に示す受信装置100の復調用可変ローカル信号源24の位相比較器1、ループフィルタ2、VCO3、可変分周器4、分周器19は、図2に示したヘテロダイン用可変ローカル信号源25における同一構成部分と同一の機能を有するため、重複する説明は省略する。

50 【0033】この復調用ローカル信号源24には制御部10が存在せず、可変分周器4には、ヘテロダイン用可変ローカル信号源25内の制御部10から復調用可変ローカル信号源分周比データが入力される。可変分周器4は、このデータに基づき、復調用可変ローカル信号源24のVCO3が出力する発振周波数 F_0 の出力信号の周

波数を可変分周し、この結果得られる信号を、比較周波数 F_v の信号として位相比較器1に出力する。位相比較器1は第2の位相比較手段としての機能を有し、VCO3は第2の発振手段としての機能を有し、可変分周器4は第2の可変分周手段としての機能を有する。

【0034】次に、本発明を適用した受信装置100の動作を説明する。以下、図2および図3を参照して、まず受信装置100に内蔵されるヘテロダイン用可変ローカル信号源25と復調用可変ローカル信号源24の動作を説明し、続いて図1、図4、図5を参照して受信装置100による全体処理について説明する。

【0035】まず、図2を参照して、受信装置100内のヘテロダイン用可変ローカル信号源25による信号処理について説明する。

【0036】ヘテロダイン用可変ローカル信号源25は、基準信号 R_{ef} を分周器19に inputsする。分周器19は、外部から任意に設定可能な分周比によって、入力された基準信号 R_{ef} を分周し、基準周波数 F_r を生成して位相比較器1に出力する。位相比較器1は、この分周器19から入力された基準周波数 F_r と、可変分周器4から帰還入力される比較周波数 F_v との位相比較を行う。そして、この位相比較により得られた位相差成分をパルス状の位相制御信号としてループフィルタ2に出力する。

【0037】ループフィルタ2は、位相比較器1から入力される位相制御信号に基づいて、出力信号が良好なC/N特性を得られるように、不要な高周波成分を除去して目的の周波数帯域成分のみを抽出する。すなわち、位相比較器1から入力される位相制御信号を所定の時間間隔で積分し、発振周波数を制御する電圧制御信号を生成する。ループフィルタ2は、この電圧制御信号をVCO3に出力する。

【0038】次いで、VCO3は、ループフィルタ2から入力された電圧制御信号に基づき、発振する周波数を変化させ、目的の発振周波数 F_0 の出力信号を生成して可変分周器4に出力する。

【0039】可変分周器4は、制御回路10から入力されるヘテロダイン用可変ローカル信号源分周比データに基づいて、VCO3から出力される発振周波数 F_0 の出力信号を分周し、比較周波数 F_v を生成し、位相比較器1に帰還入力する。

【0040】以上のように、ヘテロダイン用可変ローカル信号源25は、入力された基準信号 R_{ef} と、VCO3から出力する出力信号との位相差が一定となるように、VCO3にフィードバック制御をかけて発振を行わせるPLL動作を行う。なお、これら一連のPLL動作は、基準信号 R_{ef} の入力が停止するまで継続して繰り返される。

【0041】次に、図3を参照して復調用可変ローカル信号源24について説明する。位相比較器1、ループフ

ィルタ2、分周器19、については、上記のヘテロダイン用可変ローカル信号源25内の同一構成部分と同一の動作を行うためその説明は省略し、VCO3と可変分周器4については相違点を説明する。

【0042】VCO3は、ループフィルタ2から入力される電圧制御信号に基づいて周波数を変化させ、目的の発振周波数 F_0 の出力信号を生成して復調器23に出力する。

【0043】この復調用可変ローカル信号源24には制御回路がなく、可変分周器4は、ヘテロダイン用可変ローカル信号源25の制御回路10から復調用可変ローカル信号源分周比データを入力される。可変分周器4は、復調用可変ローカル信号源分周比データに基づいて、VCO3からの発振周波数 F_0 の出力信号を分周する。これによって、比較周波数 F_v の信号を生成し、位相比較器1に inputsする。

【0044】以上のように、復調用可変ローカル信号源24は、入力される基準信号 R_{ef} と、VCO3から出力する出力信号との位相差が一定となるように、VCO3にフィードバック制御をかけて発振を行わせるPLL動作を行う。なお、これら一連のPLL動作は、基準信号 R_{ef} の入力が停止するまで継続して繰り返される。

【0045】以下、図1、図4、図5を参照して、受信装置100の全体処理について説明する。

【0046】受信装置100は、外部から受信信号を受信し、ミキサ22に inputsする。また、ヘテロダイン用可変ローカル信号源25は、内部から発振する比較周波数 F_v を、受信信号を分周して得られる基準周波数 F_r の信号に合わせて調相し、これによって得られたヘテロダイン用可変ローカル信号をミキサ22に inputsする。ミキサ22は、外部から入力された受信信号を、ヘテロダイン用可変ローカル信号源25から入力されるヘテロダイン用可変ローカル信号とミキシングし、このミキシングした信号をダウンコンバートしてIF信号を生成し、IFフィルタ26に出力する。

【0047】IFフィルタ26は、ミキサ22から入力されたIF信号から不要な周波数帯域成分を除去し、IF信号のみを抽出した後、このIF信号を復調器23に出力する。一方、復調用可変ローカル信号源24は、内部から発振される比較周波数 F_v を、基準周波数 F_r に合わせて調相し、これによって得られた復調用可変ローカル信号を復調器23に inputsする。

【0048】復調器23は、復調用可変ローカル信号源24から入力される復調用可変ローカル信号に基づき、IFフィルタ26から入力されるIF信号を復調して復調信号を生成し、外部にこの復調信号を出力して、全体処理を終了する。

【0049】次に、図4を参照して、受信装置100のヘテロダイン用可変ローカル信号源25において、基準周波数 F_r をチャンネルステップの2倍とした場合の、受

信チャンネルに対するヘテロダイン用可変ローカル信号源 25 と復調用可変ローカル信号源 24 の発振周波数の関係を説明する。

【0050】受信装置 100 において、受信チャンネル下限の CH1 を受信している時、ヘテロダイン用可変ローカル信号源 25 は F1 を発振し、復調用可変ローカル信号源 24 は Fd1 を発振するものとする。CH2 受信時は、ヘテロダイン用可変ローカル信号源 25 は F1 を発振するが、復調用可変ローカル信号源 25 はチャンネルステップと同じ周波数を基準周波数 Fr としているため、1 チャンネル分周波数が離れている Fd2 を発振する。

【0051】この時、ヘテロダイン用可変ローカル信号源 25 が下側ヘテロダインである場合、つまりヘテロダイン用可変ローカル信号源 25 の周波数が受信周波数よりも低い場合には、Fd2 は Fd1 より 1 チャンネル高い周波数となる。また、ヘテロダイン用可変ローカル信号源 25 が上側ヘテロダインである場合、つまりヘテロダイン用可変ローカル信号源 25 の周波数が受信周波数よりも高い場合には、Fd2 は Fd1 より 1 チャンネル低い周波数となる。これは IF 信号がダウンコンバートにより生成される場合、上側ヘテロダインではスペクトラムが反転するためである。

【0052】さらに 1 チャンネル上の CH3 を受信する時には、ヘテロダイン用可変ローカル信号源 25 は F1 より 2 チャンネル分上の周波数 F3 を発振し、復調用可変ローカル信号源 24 は Fd1 を発振する。また、さらに 1 チャンネル上の CH4 を発振する時には、ヘテロダイン用可変ローカル信号源 25 は 2 チャンネル毎に 2 チャンネル分の周波数を可変させ、復調用可変ローカル信号源 24 は 1 チャンネル毎に 1 チャンネル分の周波数差を有する Fd1 と Fd2 を交互に発振させることで全てのチャンネルを網羅することが可能となる。

【0053】ここで、IF フィルタ 26 の帯域幅としては、最低でも復調波の帯域以上が必要である。そこで、外部から受信装置 100 に入力される受信信号の帯域が、全チャンネルステップの周波数帯域よりも充分に広く広帯域化された場合には、IF 信号の中心周波数を IF フィルタ 26 の中心周波数から数チャンネル程度オフセットさせても影響は少ないため、上記のように復調用ローカル信号源 24 の周波数をオフセットさせることが可能となる。ヘテロダイン用可変ローカル信号源 25 は、2 チャンネル分しか周波数変化がないため、基準周波数 Fr を 2 倍にすることができ、分周比は 1/2 となる。

【0054】また、一般に、位相比較器の感度および VCO の発振周波数-制御電圧特性（電圧感度）が同一であればループゲインは分周比に反比例することが知られている。これはループゲインを求める下記の式（2）に基づく。

$$K = (K_p * K_v) / \text{Div} \quad (2)$$

但し

K : ループゲイン [1/s]

Kp : 位相比較器感度 [V/rad]

Kv : VCO 電圧感度 [Hz/V]

Div: 分周比

【0055】上式に示すように、ループゲインが上がるため、ヘテロダイン用可変ローカル信号源 25 のロックアップタイムが短縮される。また、復調用可変ローカル信号源 24 の周波数は連続した 2 周波数のみとなるため、周波数切換時の位相および周波数の変化は極めて少なくなり、ループの応答が小さくなる。すなわち、ロックアップタイムがさらに短縮される。以上のように、受信装置 100 においては、ヘテロダイン用可変ローカル信号源 25 および復調用ローカル信号源 24 の両方のロックアップタイムが短縮され、高速チャンネル切換が実現される。

【0056】ここまで、ヘテロダイン用可変ローカル信号源 25 の基準周波数 Fr をチャンネルステップの 2 倍とした場合について説明したが、IF フィルタ 26 の帯域を広げることによって 3 倍、またはそれ以上にすることも可能である。

【0057】図 5 に、受信装置 100 のヘテロダイン用可変ローカル信号源 25 において、基準周波数 Fr をチャンネルステップの 3 倍にした場合の、受信チャンネルに対するヘテロダイン用可変ローカル信号源 25 と復調用可変ローカル信号源 24 の発振周波数の関係を示し、この図を参照して以下説明する。

【0058】受信装置 100 において、受信チャンネル下限の CH1 を受信している時、ヘテロダイン用可変ローカル信号源 25 は F1 を発振し、復調用可変ローカル信号源 24 は Fd1 を発振するものとする。CH2 受信時は、ヘテロダイン用可変ローカル信号源 25 は F1 を発振するが、復調用可変ローカル信号源 25 はチャンネルステップと同じ周波数を基準周波数としているため、1 チャンネル分周波数が離れている Fd2 を発振する。また、CH3 受信時は、ヘテロダイン用可変ローカル信号源は F1 を発振するが、復調用可変ローカル信号源 24 は、Fd3 を発振する。

【0059】この時、ヘテロダイン用可変ローカル信号源 25 が下側ヘテロダインである場合、つまりヘテロダイン用可変ローカル信号源 25 の周波数が受信周波数よりも低い場合には、Fd2 は Fd1 より 1 チャンネル高い周波数となる。また、ヘテロダイン用可変ローカル信号源 25 が上側ヘテロダインである場合、つまりヘテロダイン用可変ローカル信号源 25 の周波数が受信周波数よりも高い場合には、Fd2 は Fd1 より 1 チャンネル低い周波数となる。これは IF 信号がダウンコンバートにより生成される場合、上側ヘテロダインではスペクトラムが反転するためである。

【0060】さらに 1 チャンネル上の CH4 を受信する時には、ヘテロダイン用可変ローカル信号源 25 は F1 よ

り3チャンネル分上の周波数 F_4 を発振し、復調用可変ローカル信号源24は F_{d1} を発振する。また、さらにCH4以上のチャンネルを受信する場合には、ヘテロダイン用可変ローカル信号源25は3チャンネル毎に3チャンネル分の周波数を可変させ、復調用可変ローカル信号源24は1チャンネル毎に1チャンネル分の周波数差を有する F_{d1} 、 F_{d2} 、 F_{d3} を交互に発振させることで全てのチャンネルを網羅することが可能となる。

【0061】ここで、IFフィルタ26の帯域幅としては、最低でも復調の帯域以上が必要である。そこで、外部から受信装置100に入力される受信信号の帯域が、全チャンネルステップの周波数帯域よりも十分に広く広帯域化された場合には、IF信号の中心周波数をIFフィルタの中心周波数から数チャンネル程度オフセットさせても影響は少ないため、上記のように復調用ローカル信号源24の周波数をオフセットさせることが可能となる。ヘテロダイン用可変ローカル信号源25は、3チャンネル分しか周波数変化がないため、基準周波数を3倍にすることができ、分周比は $1/3$ となる。

【0062】すでに式(2)に基づいて説明したように、一般に、位相比較器の感度およびVCOの発振周波数-制御電圧特性(電圧感度)が同一であればループゲインは分周比に反比例する。上記のように分周比が $1/3$ となる場合、ループゲインは上がり、ヘテロダイン用可変ローカル信号源25のロックアップタイムが短縮される。また、復調用可変ローカル信号源24の周波数は連続した3周波数のみとなるため、周波数切換時の位相および周波数の変化は極めて少なくなり、ループの応答が小さくなる。すなわち、ロックアップタイムがさらに短縮される。

【0063】このように、受信装置100においては、ヘテロダイン用ローカル信号源25の基準周波数 F_r をチャンネルステップの3倍にした場合にも、ヘテロダイン用可変ローカル信号源25および復調用ローカル信号源24の両方のロックアップタイムが短縮され、高速チャンネル切換が実現される。

【0064】以上説明したように、受信装置100は、ミキサ22にて受信信号をヘテロダイン用可変ローカル信号源25から入力されるヘテロダイン用可変ローカル信号とミキシングし、ダウンコンバートしてIF信号を生成し、IFフィルタ26に出力し、IFフィルタ26にて、ミキサ22で生成されたIF信号から不要な周波数成分を除去し、IF信号のみを復調器23に出力する。復調器23は、復調用可変ローカル信号源24から入力される復調用可変ローカル信号に基づき、IFフィルタ26から入力されるIF信号を復調して復調信号を生成し、外部出力を行う。

【0065】受信装置100に内蔵されるヘテロダイン用可変ローカル信号源25および復調用可変ローカル信号源24は、内部から発振する比較周波数 F_v を、基準

周波数 F_r に合わせて調相し、それぞれヘテロダイン用可変ローカル信号と復調用可変ローカル信号とを生成して復調器23に入力する。

【0066】したがって、受信装置100は、内蔵するヘテロダイン用可変ローカル信号源25および復調用可変ローカル信号源24がそれぞれ可変分周器4を備える。これにより、ヘテロダイン用可変ローカル信号源25と復調用可変ローカル信号源24の両方の発振周波数を可変であるため、全てのチャンネルをカバーし、高速チャンネル切換を行うことが可能となる。

【0067】なお、本実施の形態における記述は、本発明に係る受信装置の一例であり、これに限定されるものではない。例えば、本実施の形態においては、受信装置100のヘテロダイン用可変ローカル信号源25の基準周波数 F_r をチャンネルステップの2倍および3倍にした場合について説明したが、IFフィルタ26の帯域を広げることによって、4倍またはそれ以上にすることも可能である。その他、本実施の形態における受信装置100の細部構成、および詳細動作に関しても、本発明の趣旨を逸脱しない範囲で適宜変更可能である。

【0068】

【発明の効果】本発明によれば、受信装置に内蔵されるヘテロダイン用可変ローカル信号源および復調用可変ローカル信号源のそれぞれに内蔵される分周器を可変とすることによって、回路に大幅な追加や複雑な制御を行うことなく、部品実装面積を削減することができる。これにより、消費電力およびコストを低減し、さらに内部バッテリで動作させる場合の動作時間を延長することができる。また、ロックアップタイムを短縮することができ、高速チャンネル切換が可能となる。

【図面の簡単な説明】

【図1】本発明の一実施の形態による受信装置100の内部構成を示すブロック図である。

【図2】受信装置100に内蔵されているヘテロダイン用可変ローカル信号源25の内部構成の一例を示す図である。

【図3】受信装置100に内蔵された復調用可変ローカル信号源24の内部構成の一例を示す図である。

【図4】受信装置100のヘテロダイン用可変ローカル信号源25において、基準周波数 F_r をチャンネルステップの2倍とした場合の、受信チャンネルに対するヘテロダイン用可変ローカル信号源25と復調用可変ローカル信号源24の発振周波数の関係を示す図である。

【図5】受信装置100のヘテロダイン用可変ローカル信号源25において、基準周波数 F_r をチャンネルステップの3倍にした場合の、受信チャンネルに対するヘテロダイン用可変ローカル信号源25と復調用可変ローカル信号源24の発振周波数の関係を示す図である。

【図6】従来の受信装置600の内部構成を示す図である。

【図7】受信装置600に内蔵された復調用可変ローカル信号源24の内部構成を示す図である。

【図8】受信装置600に内蔵されているヘテロダイン用可変ローカル信号源25の内部構成の一例を示す図である。

【図9】受信装置600に内蔵されているヘテロダイン用可変ローカル信号源25の内部構成の一例を示す図である。

【符号の説明】

100、600 受信装置

1 位相比較器

2 ループフィルタ

3 VCO

4 可変分周器

5 LP-SW

* 6 DA-SW

7 A/Dコンバータ

8 D/Aコンバータ

10 制御回路

11 位相プリセット回路

19 分周器

21 加算器

22 ミキサ

23 復調器

10 24 復調用可変ローカル信号源

25 ヘテロダイン用可変ローカル信号源

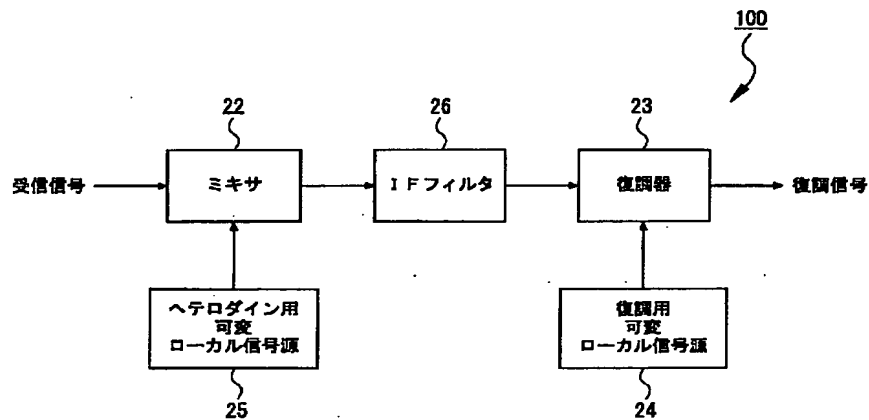
26 IFフィルタ

27 復調用固定ローカル信号源

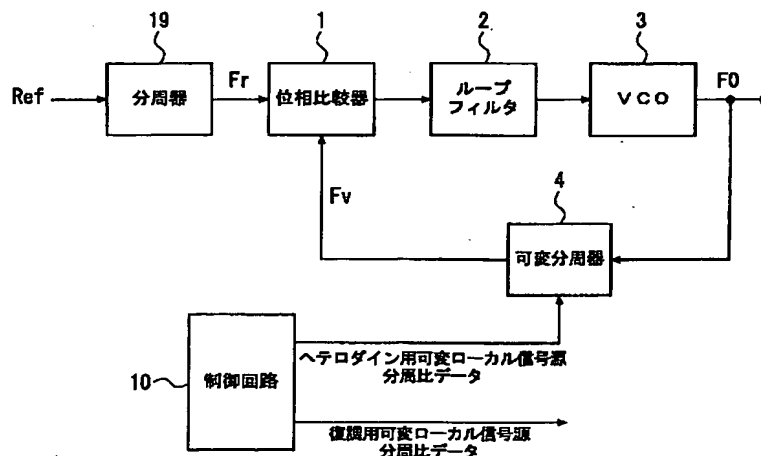
28 固定分周器

*

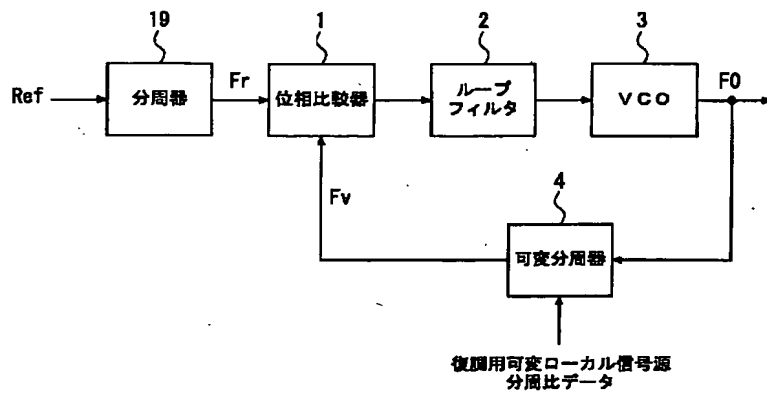
【図1】



【図2】



【図3】



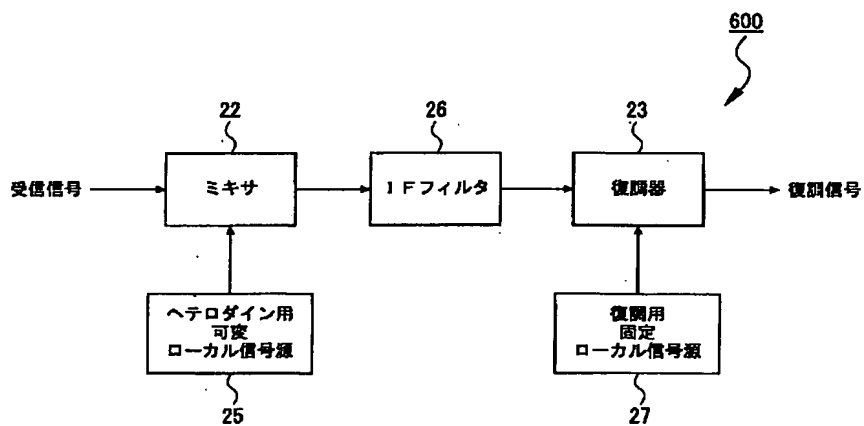
【図4】

| | | | | | | | | | | | | |
|------------------|-----|-----|-----|-----|-----|-----|------|-----|-------|-------|-------|-------|
| 受信チャネル | CH1 | CH2 | CH3 | CH4 | CH5 | CH6 | ... | CHn | CHn+1 | CHn+2 | CHn+3 | CHn+4 |
| ヘテロダイン用可変ローカル信号源 | | | | | | | | | | | | |
| | F1 | | F3 | | F5 | | | Fn | | Fn+2 | | Fn+4 |
| 復調用可変ローカル信号源 | | | | | | | | | | | | |
| | Fd1 | Fd2 | Fd1 | Fd2 | Fd1 | Fd2 | | Fd1 | Fd2 | Fd1 | Fd2 | Fd1 |

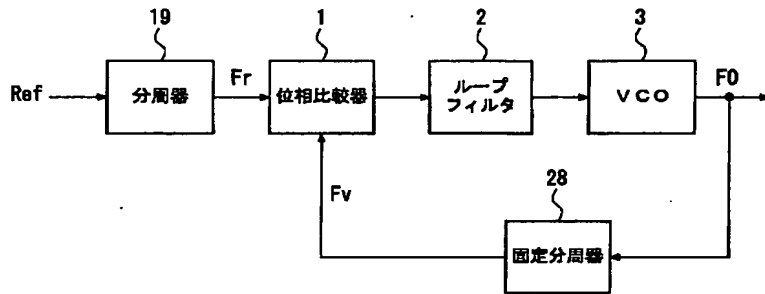
【図5】

| | | | | | | | | | | | | |
|------------------|-----|-----|-----|-----|-----|-----|------|-----|-------|-------|-------|-------|
| 受信チャネル | CH1 | CH2 | CH3 | CH4 | CH5 | CH6 | ... | CHn | CHn+1 | CHn+2 | CHn+3 | CHn+4 |
| ヘテロダイン用可変ローカル信号源 | | | | | | | | | | | | |
| | F1 | | | | F4 | | | Fn | | | | Fn+3 |
| 復調用可変ローカル信号源 | | | | | | | | | | | | |
| | Fd1 | Fd2 | Fd3 | Fd1 | Fd2 | Fd3 | | Fd1 | Fd2 | Fd3 | Fd1 | Fd2 |

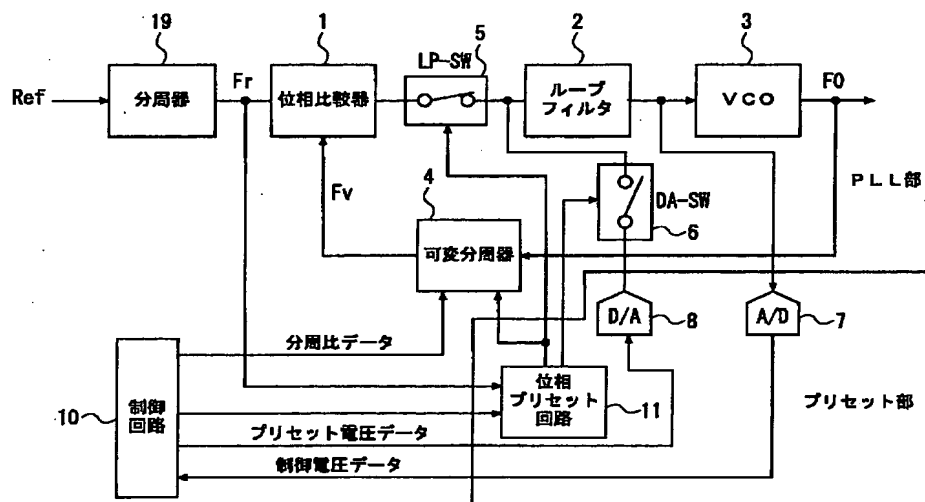
【図6】



【図7】



【図8】



【図9】

